

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 60-083325
 (43)Date of publication of application : 11.05.1985

(51)Int.CI. H01L 21/28
 H01L 33/00

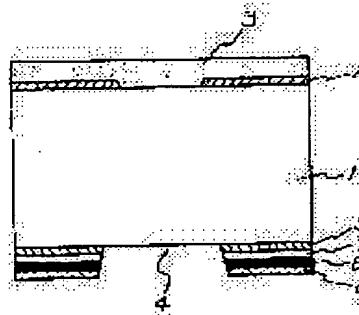
(21)Application number : 58-191858 (71)Applicant : NEC CORP
 (22)Date of filing : 14.10.1983 (72)Inventor : ISODA YOICHI

(54) MANUFACTURE OF ELECTRODE FOR SEMICONDUCTOR ELEMENT

(57)Abstract:

PURPOSE: To improve the yield of bonding and increase its strength by forming Ti, Pd, Au films, which can be attached simply on an ohmic contact electrode with an opening on III group and V group compound semiconductors and are patterned easily.

CONSTITUTION: A metallic film 3 for a P side ohmic contact while holding an insulating film 2 for constricting currents and a metallic film 5 for an N side ohmic contact with an opening 4 for extracting an optical output are shaped to a semiconductor 1 having InGaAsP/InP double hetero-junction structure. A Ti film 7, a Pd film 8 and an Au film 6 are attached onto the metallic film 5 and the semiconductor 1 of the opening 4 section in this order for bonding. The films 7, 8, 6 are removed selectively through chemical etching while using a photo-resist as a mask. In an electrode obtained in this manner, the yield of bonding is improved and bonding strength is increased because In does not diffuse to the Au film 6 as a metallic film for bonding.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

⑩ 日本国特許庁 (JP) ⑪ 特許出願公開
⑫ 公開特許公報 (A) 昭60-83325

④ Int.Cl.
H 01 L 21/28
33/00

識別記号 庁内整理番号
7638-5F
6665-5F

⑤ 公開 昭和60年(1985)5月11日

審査請求 未請求 発明の数 1 (全3頁)

⑥ 発明の名称 半導体素子の電極製造方法

⑦ 特願 昭58-191858
⑧ 出願 昭58(1983)10月14日

⑨ 発明者 磯田 陽一 東京都港区芝5丁目33番1号 日本電気株式会社内
⑩ 出願人 日本電気株式会社 東京都港区芝5丁目33番1号
⑪ 代理人 弁理士 内原 晋

明細書

1. 発明の名称

半導体素子の電極製造方法

2. 特許請求の範囲

半導体がⅢ族及びⅤ族の化合物である半導体素子の開口付電極の製造方法において、前記半導体にオーミックコンタクト用の金属膜を付着する工程と、この金属膜に前記開口を設けてからこの金属膜を熱処理して前記半導体と合金化する工程と、この合金化した金属膜及び前記開口部分の前記半導体上にTi膜、Pd膜及びAu膜を順次付着する工程と、前記開口部分の前記Ti膜、Pd膜及びAu膜を選択的に除去する工程とを含むことを特徴とする半導体素子の電極製造方法。

3. 発明の詳細な説明

本説明は、半導体がⅢ族及びⅤ族の化合物である半導体素子の電極製造方法に関する。

話をわかりやすくするために発光ダイオードを具体例に以下説明する。

半導体発光ダイオードは、高信頼かつ高輝度の発光が容易に得られ、また50MHz程度までの高周波調も簡単な注入電流変調によって可能であるから、光ファイバ通信用の光源として広く使用されている。そして、半導体としてはⅢ族及びⅤ族の化合物が主に用いられるが、とりわけInP基板を用いて製造されるInGaAsP/InP二重ヘテロ接合構造を有する発光ダイオードは光ファイバの低分散、低伝送損失波長である1.3μm波長の発光が得られるところから実用化が急速に進められている。

第1図は、従来の製造方法によって得られた電極を備えるその発光ダイオードの断面図である。この発光ダイオードは、InGaAsP/InP二重ヘテロ接合構造の半導体1K、電流挿引用絶縁膜2を挟んでP側オーミックコンタクト用金属膜3と、光出力取り出し用開口4をもつP側オーミックコンタクト用金属(Au, Ge, Niの合金)の膜5と、

ポンディング用金属膜であるAu膜6を設けて製造されていた。この従来の電極製造方法では、ポンディング用金属膜としてAu膜6(又は他の軟らかい金属の膜)を直接リードオーミックコンタクト用金属膜5の上に付着させていたから、ロ側オーミックコンタクト用金属膜5を通して半導体1の組成であるInが素子製造工程、例えばウェハ一作製工程や組立工程中の加熱によりAu膜6中へ拡散しやすく、これが原因でリードポンディングの歩留り低下や、ポンディング強度低下を生じるなどの欠点があった。

一般に、開口のない電極(例えば第1図のP側オーミックコンタクト用金属膜3)はPt膜等の拡散阻止膜を含ませて製造するから、ポンディングに関する前述の欠点は生じない。しかしながら、Pt等の拡散阻止膜はバーニングが困難であるから、開口のある電極の製造にはPt等は使用できなかった。そこで、従来は開口のある電極は前述の方法で製造せざるを得なかつた。従つて、発光ダイオードだけでなく、Ⅲ-V族化合物半導体

を用いた開口付きの他の半導体素子、例えばフォトトランジスタ、フォトダイオード、APD(アバランシエ・フォトダイオード)、面発光形半導体レーザ等の電極製造方法にも前述の欠点があつた。

本発明の目的は、ポンディング歩留り及びポンディング強度が高い半導体素子の電極製造方法を提供することにある。

本発明の構成は、半導体がⅢ族及びV族の化合物である半導体素子の開口付電極の製造方法において、前記半導体にオーミックコンタクト用の金属膜を付着する工程と、この金属膜に前記開口を設けてからこの金属膜を熱処理して前記半導体と合金化する工程と、この合金化した金属膜及び前記開口部分の前記半導体上にTi膜、Pd膜及びAu膜を順次付着する工程と、前記開口部分の前記Ti膜、Pd膜及びAu膜を選択的に除去する工程とを含むことを特徴とする。

次に図面を参照して本発明を詳細に説明する。

本発明の一実施例により製造された発光ダイオードの断面図を第2図に示す。本実施例は以下に

述べる如くである。まず、InGaAsP/InP二重ヘテロ接合構造の半導体1に電流挿引用絶縁膜2を挟んでP側オーミックコンタクト用金属膜3と、光出力取り出し用開口4をもつP側オーミックコンタクト用金属膜5とを設ける。金属膜5は、抵抗加熱方式の真空蒸着法により半導体1に蒸着してからフォトリソグラフィにより開口4を設け、熱処理して半導体1と合金化する。その次にロ側オーミックコンタクト用金属膜5及び開口4の部分の半導体1上に、ポンディングのためにTi膜7、Pd膜8、Au膜6の膜で抵抗加熱方式の真空蒸着法またはスパッタリング法により連続的に、それぞれ1000Å、2000Å、5000Å程度付着せしめてから、開口4の部分のTi膜7、Pd膜8、Au膜6をフォトレジストをマスクとして選択的に化学エッティングにより除去する。化学エッティング工程においては、K₁とI₁との水溶液によりAu膜6のみを、FeCl₃水溶液によりPd膜8のみを、HF水溶液あるいはHF-NH₄⁺との水溶液によりTi膜7のみを除去する。ここでTi膜7はロ側

オーミックコンタクト用金属膜5への付着力を高めるためのものであり、Pd膜8はロ側オーミックコンタクト用金属膜5とリードポンディング用のAu膜6との間のバリア層(拡散阻止膜)として設けられたものであり、ロ側オーミックコンタクト用金属膜5中に存在するInがAu膜6中へ拡散することによって生ずるリードポンディングの不良を防止する役目を有する。そこで、この実施例により製造された電極においては、ポンディング用金属膜であるAu膜6へInが拡散しないから、この電極はポンディング歩留り及びポンディング強度が高い。

なお、前述の実施例は発光ダイオードの電極の製造方法であったが、本発明はⅢ-V族化合物半導体を用いた開口付きの他の半導体素子、例えばフォトトランジスタ、フォトダイオード、APD、面発光形の半導体レーザ等開口部を設ける半導体素子の電極の製造にも適用できることは勿論である。

また、実施例では基板がInPである発光ダイオ

特開昭60- 83325(3)

ードの電極の製造をとり上げたが、 GaAs のような他のⅢ族及びV族よりなる化合物半導体を基板とする半導体素子へも本発明は適用できる。

以上のように、本発明を用いるなら、 InP あるいは GaAs のようなⅡ族及びV族よりなる化合物半導体の電極製造方法において、光入出力用等の開口を有する側のオーミックコンタクト電極上に簡単に付着でき、しかも化学エッティングにより容易にバーニングしうる Ti, Pd, Au 膜よりなるポンディング層を設ける工程を導入することにより、従来に比べ一回と耐熱性が良好で信頼性に優れたりード線のポンディングが可能な、即ち、ポンディング歩留り及びポンディング強度の高い半導体素子の電極の製造方法が提供できる。

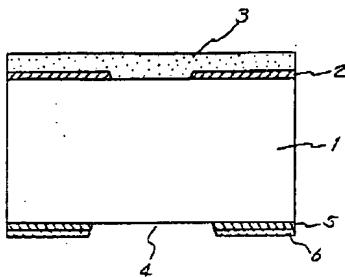
代理人弁理士 内原



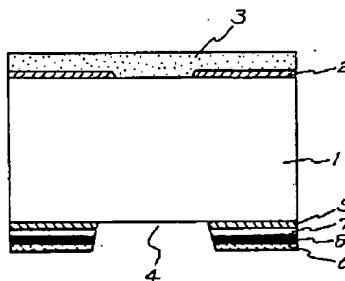
4. 図面の簡単な説明

第1図は従来の方法によって製造された電極を備える半導体発光ダイオードの断面図、第2図は本発明の一実施例によって得られた電極を備える半導体発光ダイオードの断面図である。

第1図



第2図



English translation of
the Korean Office Action

Date of Action: November 25, 2004

Name of Applicant: Sharp Kabushiki Kaisha

Name of Attorney: LEE & KO

Application No.: 10-2000-0021899

Title of the Invention: Electrode Structure on P-type III Group Nitride Semiconductor Layer and Formation Method Thereof

Grounds for Rejection

The invention described in claims 8 to 13 of the present application could have been invented readily by a person having ordinary knowledge in the field of the art to which the present invention pertains prior to the filing of the present application as pointed out below. Therefore, a patent cannot be granted thereto under the provision of Paragraph 2 of Article 29 of the Patent Law.

[Remarks]

Claims 8 to 13 of the present application recite the invention related to an electrode structure and a formation method thereof characterized in that the electrode structure includes first, second and third electrode layers successively stacked on a semiconductor layer, the first electrode layer including at least one selected from a first metal group of Ti, Hf, Zr, V, Nb, Ta, Cr, W, and Sc, the second electrode layer including at least one selected from a second metal group of Pd and Co, and the third electrode layer including Au.

On the other hand, attached cited reference 1 discloses a technique to form a p-type electrode with an alloy containing one selected from Au, Pt and Pd and one selected from Ti, Sn, Cr, Co, Zn, Cu, Mg, and In. Meanwhile, cited reference 2 discloses an electrode structure formed by successively depositing Ti, Pd and Au electrodes so as to implement an n-type electrode for III-V group compound semiconductor and a manufacturing method thereof.

Therefore, claims 8 to 13 of the present application could have readily been invented simply by combining the techniques disclosed in cited references 1 and 2.

[Cited References]

- 1. Japanese Patent Laying-Open No. 11-040853**
- 2. Japanese Patent Laying-Open No. 60-083325**